

文献1.

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑪ 公開特許公報(A)

昭62-159925

⑫ Int.Cl.<sup>4</sup>

識別記号

庁内整理番号

⑬ 公開 昭和62年(1987)7月15日

H 04 B 3/23

7323-5K

審査請求 未請求 発明の数 1 (全6頁)

⑭ 発明の名称 エコー除去装置

⑮ 特 願 昭61-2454

⑯ 出 願 昭61(1986)1月9日

⑰ 発 明 者 金 政 晃 東京都港区芝5丁目33番1号 日本電気株式会社内

⑱ 出 願 人 日本電気株式会社 東京都港区芝5丁目33番1号

⑲ 代 理 人 弁理士 内 原 晋

明 細 書

1. 発明の名称 エコー除去装置

2. 特許請求の範囲

2路/4路変換回路の4路側にて送信回路より受信回路へ漏れ込むエコーを除去する際に、送信すべき2値データをAM I符号に変換するためのAM I符号化器と、2値データを差動符号化する手段と、該差動符号の現在のビットの値と1ビット前を入力とする論理演算手段と、前記差動符号を受け第1のエコーレプリカを発生するための第1の適応フィルタと、前記論理演算出力を受け第2のエコーレプリカを発生するための第2の適応フィルタと、前記第1のエコーレプリカと前記第2のエコーレプリカの和を得るための加算器とを少なくとも具備し、該加算器の出力を用いて、前記エコーを除去するように構成したことを特徴とするエコー除去装置。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は2路双方向ディジタル伝送を実現するためのエコー除去装置に関する。

(従来の技術)

ペア線を用いて2路双方向ディジタル伝送を実現するための公知の技術としてエコーキャンセラが知られている(アイイーイーイー・トランザクションズ・オン・アナログ・シグナル・システム・アンド・フィジカル・プロセス・イン・1979年768-781ページ)。エコーキャンセラは、エコー・インパルス応答の長さ分のタップ係数を持つ適応(アダプティブ)フィルタを用いて送信データ系列に対応した類似エコー(エコーレプリカ)を生成することにより、2路/4路変換回路にて動作する。この時、適応フィルタの各タップ係数は、エコーと受信信号が混在した信号



特開昭62-159925 (2)

信号からエコーレプリカを差し引いた差信号と送信データとの相関をとることにより逐次修正される。このような適応フィルタの係数修正をわち、エコーキャンセラーの収束アルゴリズムについては前記特許文献に記載されており、その代表的なものとして、ストキャスチック・イテレーション・アルゴリズム (STOCHASTIC ITERATION ALGORITHM) とサイン・アルゴリズム (SIGN ALGORITHM) が知られている。

エコーキャンセラによる3次元方向デジタル伝送では種々の伝送路符号の適用が考えられているが、ここではよく知られているAMI (Alternate Mark Inversion) 符号を対象とする。第3図は、AMI符号を用いた場合の従来のエコーキャンセラの構成を示したものである。入力端子1に送信すべき2値データが供給され、AMI符号器2に入力される。AMI符号器2では、入力された2値データをAMI符号の符号則に従い、零レベルあるいは正又は負のパルスを生じ、ハイブリッド (2線/4線変換回路) 3に供給すると

(3)

フィルタ5の出力に含まれているエコー成分は除去されることになる。

(発明が解決しようとする問題点)

ここで、第3図に於いて適応フィルタ5はトランスバースナル型あるいはノメモリ型のフィルタで実現できるが、そのチップ数は、エコーのパルス応答の長さによって定まり、50〜60dBのエコー抑圧度を得るには、チップ数を多く必要とし、ハードウェア規模が大いという欠点があった。また、AMI符号器2にて発生される正のパルス及び負のパルスは一般に非対象であり残響エコーを所望のレベルに抑圧するのが困難となる。これを解決するために、従来は、チップ数として、正及び負の送出パルスに対応する2種類のメモリを用意しなければならず、ハードウェア規模が大くなるという欠点があった。

そこで、本発明の目的はハードウェア規模の小さいエコー除去装置を提供することにある。

(5)

共に、このパルスの発生に対応して0あるいは+1又は-1の3値符号を送信フィルタ15に供給する。AMI符号器2で発生された零あるいは正又は負のパルスはハイブリッド3を介して伝送路14に送出される。一方、受信信号は伝送路14及びハイブリッド3を介して、低域通過フィルタ4に供給される。低域通過フィルタ4にて不要な高域成分が除去された後、フィルタ出力は加算器5を介して復調器12に入力される。復調器12は線路等化、タイミング抽出、識別などの機能を有しており、受信信号は復調され2値データとして出力端子13に現われる。ここで、ハイブリッド3におけるインピーダンスの不適合によりAMI符号器の出力がエコーとして受信回路に漏れ込み低域通過フィルタ3に入力される。このエコーは、受信信号を復調する際の妨害信号となり問題となる。適応フィルタ15及び加算器5は受信信号の復調に妨害を与えるエコーを除去するために設けられたものであり、適応フィルタ15にて、適応的にエコーレプリカを生成することにより低域通過フ

(4)

(問題点を解決するための手段)

本発明は2線/4線変換回路の4線側にて送信回路より受信回路へ漏れ込むエコーを除去する際に、送信すべき2値データをAMI符号に変換するためのAMI符号化部と該2値データを差動符号化する手段と、該差動符号の現在のビットの値と1ビット前の入力とする前記演算手段と、前記差動符号を受け第1のエコーレプリカを発生するための第1の適応フィルタと、前記差動符号の出力を受け第2のエコーレプリカを発生するための第2の適応フィルタと、前記第1のエコーレプリカと前記第2のエコーレプリカの和を得るための加算器とを少なくとも具備し、該加算器の出力を用いて、前記エコーを除去するように構成したことを特徴とする。

(作用)

本発明のエコー除去装置は、AMI符号化によりパルスの送出を行なうのに対し、この送出パルスに起因するエコーを次のように2個の適応フィ

特開昭62-159925(3)

ルダを用いて除去する。第1の適応フィルタは正負パルスの対称成分に起因するエコーを除去する役目を担っており、第2値アークを差動符号化することにより、AMI符号化をダイパルス符号化として特徴的にみなし、フィルタを動作させる。また、第2の適応フィルタは、正負パルスの非対称成分に起因するエコーを除去する役目を担っており、前記差動符号の1ビット前の値と、現在の値の否定値との論理和を入力として、フィルタを動作させる。従って、AMI符号化アークを入力とし、各タップ係数に対し正及び負のパルスに対応する2種類のメモリを用意する従来の方法に比べて、本発明の第1及び第2の適応フィルタのタップ数は共に小さくすることができ、各タップ係数は1種類のメモリで済むから、全体のハードウェア規模を減少することが可能となる。

(実施例)

次に図面を参照して本発明について詳細に説明する。



チャートを参照して第1図の動作を詳細に説明する。

第2図(a)は、第1図の入力端子1に供給される第2値アークを示す。横軸は時間的でありアーク周期はT秒とする。前記2値アークを受けAMI符号に変換する第1図のAMI符号器の出力波形を第2図(b)に示す。第2図(a)と(b)を比較すれば明らかな様に、入力された2値アークが「0」の時は零レベルを、「1」の時は正のパルス又は負のパルスを交互に出力している。次に第2図(c)は、第1図の差動符号化回路15の出力として適応フィルタ9に供給されている差動符号を示す。差動符号化回路15では、第2値アークと、T秒の差動符号とをモジュロ2の演算をモジュロ2演算素子17で実行し、差動符号を出力する。従って、モジュロ2演算素子17の出力である差動符号は第2図(d)に示すようになる。

ところで、伝送路符号として用いられるダイパルス符号とは、2値アークが「0」の時は零レベルを、「1」のときは2アーク周期に亘って、2

第1図は、本発明の実施例を示すブロック図である。同図において、第3図と同一の参照番号を付与された機能ブロックは第3図と同一の機能を有するものとする。第1図と第3図の相違点は、レコーレブリカを生成する第3図の適応フィルタ15が、第1図では第1の適応フィルタ9と第2の適応フィルタ10の2個の適応フィルタに置換えられている点にあり、これに伴ってモジュロ2演算素子17及びT秒(但しTはアーク周期)の遅延を与える遅延素子18から成る差動符号化回路15差動符号化回路15の出力を受け第2の適応フィルタ10の入力を生成するためのアンド素子19及びインバータ20、±5に適応フィルタ9及び10の出力を加算するための加算器11が付加されている。また差動符号化回路15には、入力端子1から供給される第2値アークが入力される。さらに加算器11の出力信号は乗算器12に供給されると同時に適応フィルタ9及び10に帰還され、それぞれの適応フィルタのタップ係数の更新に用いられる。次に、第3図のタイミング・

(8)

す最初のアーク周期には正のパルスを、次のアーク周期には負のパルスを出力する。従って、「1」が連続する場合には、正のパルスと負のパルスが打消し合い零レベルを出力することになる。そこで第2図(c)に示す差動符号を入力とし、ダイパルス符号化を行なった時の出力波形を(c)に示す。第2図(c)において破線と示した部分は、前述の「1」が連続する場合に相対し正のパルスと負のパルスが打消し合い零レベルとなることを示す。第2図(d)及び(e)は全く同一の波形となることからわかる。従って2値アークをAMI符号化した出力波形と、第2値アークを差動符号化した差動符号を入力し、ダイパルス符号化した出力波形とは、正のパルスと負のパルスが完全に対称であるという条件の下で同一の符号化であると見なすことができる。しかしながら従来の回路では正のパルスと負のパルスが完全に対称となる条件を満足するのは非常に困難であり、特に回路のLSI化を考えると通常5%程度の非対称成分が存在する。この時、正負パルスの非対称成分に起因して残像エコーが増大

(9)

(10)

特開昭62-159925(4)

し問題となるが、本発明では次のようにこの問題を解決する。正負のパルスが非対称なAMI符号化出力波形を第2図(11)に示す。波形(11)を、正負パルスが対称な成分をもつ波形(12)と正負パルスの非対称成分をもつ波形(13)に分割して考える。第2図では負のパルスが正のパルスに比べてパルスの高さが若干低い例を示している。波形(12)と(13)を加算すれば波形(11)が得られる。そこで、正負パルスが対称な成分をもつ波形(12)に起因するエコーを除去するための適応フィルタと正負パルスの非対称成分をもつ波形(13)に起因するエコーを除去するための別の適応フィルタを用いて、エコーを除去するように構成した点が本発明の特徴である。第1図における適応フィルタ9が前者の、適応フィルタ10が後者の役割を担っている。適応フィルタ9には、レジスタ3演算素子17の出力である乗数符号が供給されている。この乗数符号は第2図(12)に示すように“0”又は“1”の2値データであるから適応フィルタ9はパルスの極性を区別することなくフィルタ動作を行なう。また、適応フィ

ルタ10には、アンド素子19の出力が供給されている。アンド素子19には、レジスタ3素子17の出力である乗数符号がインバータ20を介して入力されると共に、乗数符号がT秒(Tはデータ周期)だけ遅延受けて入力されており、両者の乗数積が出力される。第2図(13)は第1図のアンド素子19の出力データを示したものであり、波形(13)に示す正負パルスの非対称成分の有無に対応しており、非対称成分が存在する時には“1”、存在しない時には“0”となっている。従って、適応フィルタ10はパルスの非対称成分に起因するエコーを除去するように動作することになる。適応フィルタ9及び10の出力は加算器11により加算されるから、加算器11の出力には、正負パルスがたゞ非対称であっても、これに対応したエコーレバリーが得られることになる。

次に、本発明の第1図の適応フィルタ9及び10について、従来の第3図の適応フィルタ15と比較しながら詳細に説明する。これらの適応フィルタは前述の参考文献に記載されているトランス

(12)

(12)

ミューサル型あるいはアイーイーイー トランザクション オン コミュニケーションズ(IEEE TRANSACTIONS ON COMMUNICATIONS) 39巻11号、1991、1573~1581ページに記載されているメモリ型を用いて実現することができ、トランスミューサ型ではチップ毎に係数メモリを有するのに対し、メモリ型では各チップ出力がRAM(Random Access Memory)のアドレスに入力される。従ってチップ数をNとすると、前者では基本的にN個のメモリが必要となるのに対し、後者では2<sup>N</sup>個のメモリを要する。ここで従来の第3図の適応フィルタ15を考えると送られる正負のパルスが非対称である時トランスミューサ型では係数として正のパルスに対応するメモリと、負のパルスに対応する2個のメモリが必要となり、メモリの容量は2倍即ち2<sup>N</sup>個 必要となる。また、メモリ型でも正負パルスを区別するために、その容量は2倍即ち2<sup>N</sup>個必要となる。これに対し本発明の一実施例を示す第1図の適応フィルタ9及び10はトランス

ミューサル型で実現されようが、メモリ型で実現されようが、送られる正負のパルスが非対称であっても共にメモリ容量は2倍にする必要はない。従って、チップ数が同一であり、適応フィルタとして同一の型を対称とすれば第3図の適応フィルタ15のメモリ容量と、第1図の適応フィルタ9と10を合計したメモリ容量とは等しい。ところが、適応フィルタ9及び10の各々のチップ数は第3図の適応フィルタ15に比べて以下の理由で小さい。乗数符号を受け動作する第1図の適応フィルタ9は、エコーをダイバース符号として除去するのに対し、第3図の適応フィルタ15はAMI符号として除去する。ここでダイバース符号では正のパルスと負のパルスが必ず組合せて送出されるので、エコーのパルス応答の長さがAMI符号に比べて短くなること明らかである。従って第3図の適応フィルタ15のチップ数に比べて、第1図の適応フィルタ9のチップ数は小さくてすむ。また、第1図の適応フィルタ10は、パルスの非対称成分に起因するエコーを除去すればよい

(13)

(14)

特開昭62-159925(5)

から第2図(c)に示すように、パルスの非対称成分のレベルは、AMI符号のパルスのレベルに比べて、非常に小さいことには明らかである。従ってパルスの非対称成分に起因するエコーの応答の長さは、AMI符号のパルス応答に比べて大幅に短くなる。それ故、第3図の適応フィルタ15のタップ数に比べて第1図の適応フィルタ10のタップ数は大幅に小さくてもよい。以上述べたように2つの理由により第3図に示す適応フィルタ15のメモリ容量は、小さくなるからハードウェア構成を従来に比べて減少することが可能となる。これは、適応フィルタがトランスバースル型であっても、メモリ型であっても有効である。

なお、本発明の実施例を示す第1図では適応フィルタ9及び10は、アナログ回路で構成されることを想定しているが、もちろん両者をデジタル回路で構成することも可能である。この時、加算器11はデジタル加算器に交換すると共に加算器11と減算器5との間にデジタル・アナ

(15)

ログ変換器を、また、減算器5の出力信号を適応フィルタ9及び10に搬送する際、デジタル信号に変換するためのアナログ・デジタル変換器を付加する必要がある。また別の構成として、低域通過フィルタ4と減算器5との間にアナログ・デジタル変換器を付加し、適応フィルタ9及び10、加算器11、減算器5及び復調器12をすべてデジタル回路に置換えることも可能である。

さらに、第1図の実施例では及び第2図のタイミングチャートでは、正のパルスを基準にして正負パルスの対称成分及び非対称成分を考えていた。即ち、第2図の波形(f)において、正のパルスを基準にして、波形(c)は対称成分を波形(d)は非対称成分を示していた。しかしながら、波形(f)に対し、負のパルスのレベルを基準にして本発明を適用することはもちろん可能であり、この時、波形(c)の正負パルスのレベルは、波形(f)の負のパルスのレベルに等しくすることになる。また、波形(d)は、波形(c)が正のパルスとなる時間区間のみ波形(c)の正と負のパルスの現のレベルを持つ負のパルスが

(16)

図において

1は入力端子、2はAMI符号器、3はハイブリッド、4は低域通過フィルタ、5は減算器、9、10及び15は適応フィルタ、11は加算器、12は復調器、13は出力端子、14は2線伝送路、16は差動符号化回路、17はモジュロ2演算素子、18は遅延素子、19はアンド素子、20はインバータをそれぞれ示す。

代理人 西村 内 原



#### (発明の効果)

以上詳細に述べたように本発明によれば、AMI符号化されたパルスのエコーを除去するための適応フィルタのタップ数が小さくてすむので、ハードウェア構成を減少することが可能となる。また本発明によれば、送出パルスの正負非対称成分に起因するエコーも除去することができる。

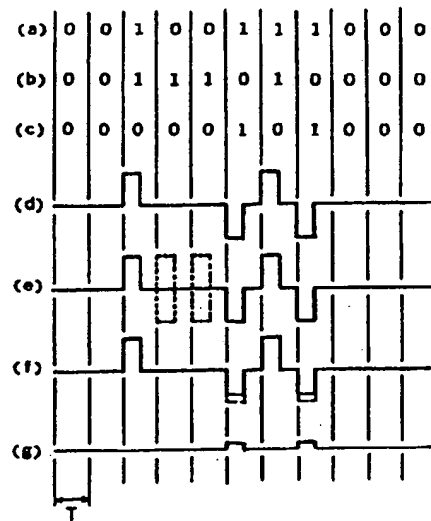
#### 4. 図面の簡単な説明

第1図は本発明の一実施例を示すブロック図、第2図は、第1図の回路動作を説明するためのタイミングチャート、第3図は実施例を示すブロック図である。

(17)

(18)

## 第 2 回





o^i me=

j Åbäêçó=qê~ää~í áçå=

`çj m^kv=

April 19, 2005

Re: 7037-102529

To Whom It May Concern:

This is to certify that a professional translator on our staff who is skilled in the Japanese language translated the enclosed Japanese Kokai Patent Application No. Sho 62(1987)-159925 from Japanese into English.

We certify that the attached English translation conforms essentially to the original Japanese language.

*Kim Vitray*

Kim Vitray  
Operations Manager

Subscribed and sworn to before me this 19th day of April, 2005.

*Tina Vuelling*

Tina Vuelling  
Notary Public

bu`biibk`b fqe ^pbkpb c^odb k`v^=

VNMt Èst >r Èt  
~18168 H Èt-8TUTMÈ  
www.mcelroytranslation.com



ERNCFQTOJSTR P=  
NUUMJRPNUVTT =  
c^u ÈRNCFQTOJQ RVNÈ

Japanese Kokai Patent Application No. Sho 62[1987]-159925

Job No.: 7037-102529

Ref.: JP62159925A

Translated from Japanese by the Ralph McElroy Translation Company  
910 West Avenue, Austin, Texas 78701 USA



JAPANESE PATENT OFFICE  
PATENT JOURNAL (A)  
KOKAI PATENT APPLICATION NO. SHO 82[1987]-159925

Int. Cl. 4:	H 04 B 3/23
Sequence No. for Office Use:	7323-5K
Filing No.:	Sho 81[1986]-2454
Filing Date:	January 9, 1986
Publication Date:	July 15, 1987
No. of Inventions:	1 (Total of 6 pages)
Examination Request	Not filed

ECHO REMOVING DEVICE

Inventor:	Akira Kanemasa NEC Corp. 5-33-1 Shiba, Minato-ku, Tokyo
Applicant:	NEC Corp. 5-33-1 Shiba, Minato-ku, Tokyo
Agent:	Susumu Uchihara, patent attorney

[There are no amendments to this patent.]

Claim

A type of echo removing device characterized by the following facts: the echo removing device has at least the following parts: an AMI encoder for converting binary data to be transmitted to AMI codes when echo leaked from a transmitting circuit to a receiving circuit on the 4-line side of a 2-line/4-line converter, a means for differential encoding said binary data, a logic operation means that takes the values of the present bit of said differential code and 1 bit before it as input, a first adaptive filter for receiving said differential code and generating a first echo replica, a second adaptive filter for receiving said logic operation output and generating a

second echo replica, and an adder for obtaining the sum of said first echo replica and said second echo replica, and the output of the adder is used to remove said echo.

#### Detailed explanation of the invention

##### Industrial application field

The present invention pertains to a type of echo removing device for realizing 2-line bidirectional digital transmission.

##### Prior art

In the prior art, there is an echo canceller for realizing 2-line bidirectional digital transmission using a line pair (IEEE Transactions on Acoustics, Speech and Signal Processing, Vol. 27, No. 6, pp. 768-781, 1979). In the echo canceller, an adaptive filter having tap coefficients with a length of the impulse response of the echo is used to generate a pseudo echo (echo replica) corresponding to the sent data series, and it works with a 2-line/4-line converter. In this case, each tap coefficient is successively corrected while a correlation is made between the transmission signal and the difference signal obtained by subtracting the echo replica from the mixed signal of the echo and reception signal. A scheme for correcting coefficients of the adaptive filter, that is, the convergence algorithm of the echo canceller, is described in said reference. Typical types include a stochastic iteration algorithm and a sign algorithm.

It is believed that various transmission line codes may be adopted in 2-line bidirectional digital transmission using an echo canceller. Here, the well known AMI (Alternate Mark Inversion) code is taken as the object. Figure 3 is a diagram illustrating the constitution of a conventional echo canceller when AMI code is used. In this case, the binary data to be transmitted are fed to input terminal (1), and are input to AMI encoder (2). In AMI encoder (2), for the input binary data, according to the encoding rule of the AMI code, a zero-level or positive or negative pulse is generated and is sent to hybrid (2-line/4-line converter) (3), and, simultaneously, corresponding to generation of this pulse, a 3-value code (0 or +1 or -1) is fed to adaptive filter (15). The zero, positive or negative pulse generated in AMI encoder (2) is sent via hybrid (3) to transmission line (14). On the other hand, the reception signal is fed via transmission line (14) and hybrid (3) to low-pass filter (4). After an undesired high-frequency component is removed by low-pass filter (4), the filter output is input via subtractor (5) to demodulator (12). Demodulator (12) has the functions of line equalization, timing extraction, identification, etc., and it demodulates the received signal to binary data that appear at output terminal (13). Here, due to mismatch of impedance in hybrid (3), the output of the AMI encoder leaks as an echo to the receiving circuit, and it is input to low-pass filter (3). This echo becomes an impeding signal when the received signal is demodulated, and this is undesirable. Adaptive

filter (15) and subtractor (5) are set for removing echo that impedes the demodulation of the received signal. With adaptive filter (15), an adaptive echo replica is generated, so that the echo component contained in the output of low-pass filter (5) is removed.

#### Problems to be solved by the invention

Here, adaptive filter (15) shown in Figure 3 may be realized as transversal type or memory type filter. The tap number is determined corresponding to the length of the pulse response of the echo. In order to realize an echo suppression degree of 50-60 dB, a large tap number is needed. As a result, the size of the hardware is increased, and this is undesirable. Also, for AMI encoder (2), the positive pulse and negative pulse generated in it are usually not the object, so it is difficult to suppress the residual echo to the desired level. In order to solve this problem, in the prior art, as the tap coefficients, it is necessary to prepare two types of memories corresponding to the positive and negative output pulses, respectively. As a result, the hardware size is increased, and this is undesirable.

The objective of the present invention is to provide an echo removing device of small hardware size.

#### Means to solve the problems

The present invention provides a type of echo removing device characterized by the following facts: the echo removing device has at least the following parts: an AMI encoder for converting binary data to be transmitted to AMI codes when echo leaked from the transmitting circuit to the receiving circuit on the 4-line side of a 2-line/4-line converter, a means for differential encoding said binary data, a logic operation means that takes the values of the present bit of said differential code and 1 bit before it as input, a first adaptive filter for receiving said differential code and generating a first echo replica, a second adaptive filter for receiving said logic operation output and generating a second echo replica, and an adder for obtaining the sum of said first echo replica and said second echo replica; and the output of the adder is used to remove said echo.

#### Operation of the invention

For the echo removing device of the present invention, while pulses are output by means of AMI encoding, the echo generated due to the output pulses is removed with the following two types of adaptive filters. The purpose of the first adaptive filter is to remove the echo due to the symmetric component of the positive and negative pulses. By means of differential encoding of the original binary data, the AMI encoding may be taken as equivalent to di-pulse encoding, when the filter works. On the other hand, the second adaptive filter acts to remove the echo

caused by the asymmetric component of the positive and negative pulses. The filter works with AND of the value of the 1-bit-preceding differential code and NOR of the current value input to it. Consequently, compared with the prior art in which the AMI encoding data are input and two types of memories are prepared corresponding to the positive and negative pulses for the various tap coefficients, both the first and second adaptive filters of the present invention have smaller tap numbers. Also, the various tap coefficients require only one type of memory, so that the overall hardware size can be reduced.

#### Application examples

In the following, the present invention will be explained in more detail with reference to figures.

Figure 1 is a block diagram illustrating an application example of the present invention. In this figure, the functional blocks represented by the same part numbers as those in Figure 3 have the same functions as those in Figure 3. The constitution shown in Figure 1 differs from that of Figure 3 in that adaptive filter (15) shown in Figure 3 for generating the echo replica is replaced by two adaptive filters, that is, first adaptive filter (9) and second adaptive filter (10), shown in Figure 1. In company with this feature, the following parts are added: differential encoder (16) consisting of modulo-2 operating element (17) and delay element (18) that delays  $T$  sec (where  $T$  represents the data period), AND element (19) and inverter (20) for receiving the output of differential encoder (16) and generating an input to second adaptive filter (10), and adder (11) for adding the outputs of adaptive filters (9) and (10) to  $\pm 5$ . Original binary data fed from input terminal (1) are input to differential encoder (16). In addition, while the output signal of subtractor (5) is fed to demodulator (12), it is fed back to adaptive filters (9) and (10) for use in refreshing the tap coefficients of the adaptive filters, respectively. In the following, explanation will be provided for the operation of Figure 1 with reference to the timing chart shown in Figure 2.

Figure 2(a) shows the original binary data fed to input terminal (1) shown in Figure 1. The abscissa represents time, and the data period is  $T$  sec. Figure 2(d) shows the output waveform of the AMI encoder shown in Figure 1 that receives said binary data and converts them to the AMI code. As can be seen by comparing Figures 2(a) and (d), when an input binary datum is "0", zero level is output, and, when an input binary datum is "1", a positive pulse or negative pulse is output alternately. Figure 2(b) shows differential code fed as output from differential encoder (16) shown in Figure 1 to adaptive filter (9). In differential encoder (16), the modulo-2 operation between the original binary data and the differential code of  $T$  sec is executed by modulo-2 operation element (17), and a differential code is output. Consequently,

the differential code as output of modulo-2 operating element (17) becomes as shown in Figure 2(b).

However, as the di-pulse code used as the transmission line code, when the binary datum is "0", it is on the zero level, and, when the binary datum is "1," it transits to 2-data periods, with the initial period a positive pulse, and the succeeding data process a negative pulse for output. Consequently, when "1" comes continuously, the positive pulse and negative pulse cancel each other, and a zero-level is output. (e) shows the output waveform when di-pulse encoding is performed with the differential code shown in Figure 2(b) taken as input. In Figure 2(e), the portion indicated by the wavy line shows the case when the positive pulse and negative pulse cancel each other to give a zero level when said "1" comes continuously. It can be seen that Figures 2(d) and (e) have the same waveform. Consequently, one may take the output waveform obtained by AMI encoding of the binary data and the output waveform obtained by di-pulse encoding of the differential code input obtained by differential encoding said binary data as with the same encoding under the condition that the positive pulses and negative pulses are in perfect symmetry with respect to each other. However, in an actual circuit, it is extremely difficult to meet the condition of perfect symmetry. Especially, in consideration of the LSI form of circuit, usually, an asymmetric component of about 5% exists. In this case, the residual echo caused by the asymmetric component of the positive and negative pulses increases, and this is undesirable. The present invention solves this problem with the following scheme. Figure 2(f) shows the AMI encoding output waveform with positive and negative pulses asymmetric to each other. One may take waveform (f) as divided into waveform (e) having positive and negative pulses symmetric to each other and waveform (g) having asymmetric components of the positive and negative pulses. Figure 2 shows an example in which the pulse height of the negative pulses is a little smaller than that of the positive pulses. When waveforms (e) and (g) are added, one obtains waveform (f). Here, as a characteristic feature of the present invention, echo is removed by means of an adaptive filter for removing the echo caused by waveform (e) having symmetric components of positive and negative pulses, and another adaptive filter for removing the echo caused by waveform (g) having asymmetric components of positive and negative pulses. Adaptive filter (9) shown in Figure 1 is the former type of adaptive filter, while adaptive filter (10) plays the function of the latter type. The differential code as output of modulo-2 operation element (17) is sent to adaptive filter (9). Because this differential code is a binary datum of "0" or "1" as shown in Figure 2(b), adaptive filter (9) performs a filtering operation without distinguishing the polarity of the pulses. On the other hand, the output of AND element (19) is sent to adaptive filter (10). For AND element (19), while the differential code as output of modulo-2 operation element (17) is input via inverter (20) to it, the differential code is delayed by T sec (T is the data period) and then input AND of the two signals is output. Figure 2(c) illustrates the output data of

AND element (19) shown in Figure 1, and they correspond to yes/no of the asymmetric component of the positive and negative pulses shown in waveform (g). "1" is obtained when an asymmetric component is present, and "0" when an asymmetric component is absent. Consequently, adaptive filter (10) works to remove the echo caused by the asymmetric component of the pulses. The outputs of adaptive filters (9) and (10) are added by adder (11). In the output of adder (11), even if the positive and negative pulses are asymmetric, it is still possible to obtain an echo replica corresponding to them.

In the following, explanation will be provided in detail for adaptive filters (9) and (10) shown in Figure 1 as compared with adaptive filter (15) in the prior art shown in Figure 3. These adaptive filters may be formed in the transversal type described in the aforementioned reference, or the memory type described in the following reference: IEEE Transactions on Communications, Vol. 29, No. 11, pp. 1573-1581, 1981. As opposed to the transversal type in which there is a coefficient memory for each tap, the memory type inputs the output of each tap to the address of a RAM (Random Access Memory). Consequently, if the tap coefficient is  $N$ , in the former, basically  $N$  memories are needed. For the later,  $2^N$  memories are needed. Here, for adaptive filter (15) of the prior art shown in Figure 3, when the positive and negative pulses are asymmetric to each other, for the transversal type, a memory corresponding to the positive pulses and two memories corresponding to the negative pulses are needed as the coefficients, and the capacity of the memory is doubled, that is,  $2^N$  pieces should be present. For the memory type, in order to distinguish between the positive and negative pulses, the capacity should be doubled, that is, there should be  $2^N$  pieces. On the other hand, for adaptive filters (9) and (10) shown in Figure 1 in an application example of the present invention, they may be realized either as transversal or memory types, yet there is no need to double the memory capacity even when the output positive and negative pulses are asymmetric. Consequently, if the tap number is the same and the adaptive filters are of the same type with respect to symmetry, the memory capacity of adaptive filter (15) shown in Figure 3 is equal to the sum of the memory capacities of adaptive filters (9) and (10) shown in Figure 1. However, for the following reasons, the tap number of each of adaptive filters (9) and (10) is smaller than that of adaptive filter (15) shown in Figure 3. In the operation of reception of the differential code, adaptive filter (9) shown in Figure 1 removes the echo as a di-pulse signal. Adaptive filter (15) shown in Figure 3 removes [the echo] as AMI code. Here, because the di-pulse code is sent out as a combination of positive and negative pulses, it is clear that the length of pulse response of the echo becomes shorter than for the AMI code. Consequently, the tap number of adaptive filter (15) shown in Figure 3 is larger than that of adaptive filter (9) shown in Figure 1. Also, for adaptive filter (10) shown in Figure 1, because it is only needed to remove the echo caused by the asymmetric component of pulses, as shown in Figure 2(g), the level of the asymmetric component of pulses is much lower than that of the

pulses of the AMI code. Consequently, the length of response of the echo due to the asymmetric component of pulses is much shorter than that of the pulse response of the AMI code. Consequently, the tap number of adaptive filter (15) shown in Figure 3 is significantly larger than that of adaptive filter (10) shown in Figure 1. For the two reasons described above, the sum memory capacity of adaptive filters (9) and (10) shown in Figure 1 is smaller than the memory capacity of adaptive filter (15) shown in Figure 3. Consequently, the hardware size can be less than that in the prior art. This is effective for both transversal and memory type adaptive filters.

Adaptive filters (9) and (10) shown in Figure 1 indicating an application example of the present invention are assumed to be composed of analog circuits. However, both may also be digital circuits. In this case, adder (11) should be changed to a digital adder, and, at the same time, a D/A converter must be placed between adder (11) and subtractor (5), and, when the output signal of subtractor (5) is fed back to adaptive filters (9) and (10), an A/D converter is required to convert to a digital signal. Also, as yet another constitution, one may adopt the following scheme: an A/D converter is added to between low-pass filter (4) and subtractor (5), and all of adaptive filters (9) and (10), adder (11), subtractor (5) and demodulator (12) are replaced by digital circuits.

In addition, in the application example shown in Figure 1 and in the timing chart shown in Figure 2, the symmetric component and asymmetric component of positive and negative pulses were considered with reference to the positive pulses. In waveform (f) shown in Figure 2, with the positive pulses taken as reference, waveform (e) shows the symmetric component, and waveform (g) shows the asymmetric component. However, for waveform (f), it is also possible to apply the present invention with reference to the level of the negative pulses. In this case, the level of the positive and negative pulses of waveform (e) is equal to the level of the negative pulses of waveform (f). Also, for waveform (g), only in the time interval where waveform (e) consists of positive pulses, do negative pulses exist at a level of the difference between the positive and negative pulses of waveform (e). Consequently, for (c) corresponding to waveform (g), it is necessary to set the bit that changes from "0" to "1" at "1", and to set the others at "0". In this case, as shown in Figure 1, a move can be made so that inverter (20) is inserted between delay element (18) and AND element (19).

#### Effect of the invention

As explained in detail above, according to the present invention, it is possible to have a smaller tap number for the adaptive filter for removing the echo of AMI encoded pulses. Consequently, it is possible to reduce the hardware size. Also, according to the present invention, it is possible to remove the echo caused by the positive and negative asymmetric components of the output pulses.

### Brief description of the figures

Figure 1 is a block diagram illustrating an application example of the present invention. Figure 2 is a timing chart illustrating the circuit operation of Figure 1. Figure 3 is a block diagram illustrating the prior art.

- 1 Input terminal
- 2 AMI encoder
- 3 Hybrid
- 4 Low-pass filter
- 5 Subtractor
- 9, 10, 15 Adaptive filter
- 11 Adder
- 12 Demodulator
- 13 Output terminal
- 14 2-line transmission line
- 16 Differential encoder
- 17 Modulo-2 operating element
- 18 Delay element
- 19 AND element
- 20 Inverter

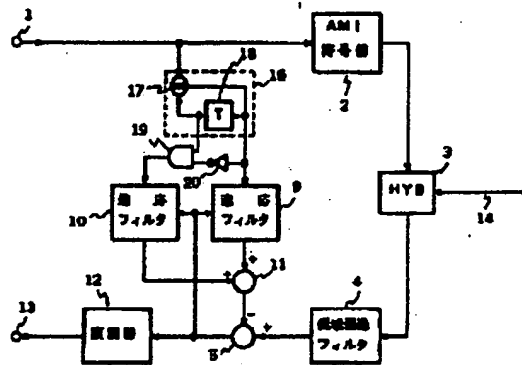


Figure 1

- Key: 2 AMI encoder  
 4 Low-pass filter  
 9, 10 Adaptive filter  
 12 Demodulator



Key:	2	AMI encoder
	4	Low-pass filter
	12	Demodulator
	15	Adaptive filter

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☒ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**